

100Base-TXの 物理層コンプライアンス・テスト

イーサネット物理層を製品設計で検証するエンジニアは、幅広いテストを迅速に、高い信頼性で、効率よく実行する必要があります。このアプリケーション・ノートでは、検証のためのさまざまなテストや、マルチレベル信号のテスト時に発生する問題について説明し、オシロスコープに内蔵されているテスト・ソフトウェアが提供するリターン・ロスなどの検証サイクルの短縮、および高い信頼性によって実現される、これまでにない効率の向上について説明します。

背景

高速イーサネットとして広く知られる100Base-TXは、急速に成長し続けています。従来のシステムの配線を変更するだけで、Ethernet (10BaseT) 信号の10倍の高速データ・レートを実現します。高速イーサネットをスイッチ機器と併せて使用すると、ネットワークの速度低下を防止する、コスト効率の優れたソリューションとなります。

100Base-TXでは、1つのペアを伝送に、もう1つのペアをコリジョンの検出と受信に使用します。伝送効率80%で動作するため、125MHzの伝送レートになります。また図1に示すように、3レベルのMLT 3ライン・エンコーディング信号方式を採用しています。

物理層AOIコンプライアンス規格

ネットワークを介した信頼性の高い情報伝送を確実に行うために、規格によってネットワークの物理層の要件が規定されています。ANSI X3.263およびIEEE 802.3 規格は、100Base-TX 物理層のさまざまなコンプライアンス・テストを定義しています。できるだけ多くのテストを実行することをお勧めしますが、コンプライアンスには、次の表に示したコア・テストが非常に重要です。

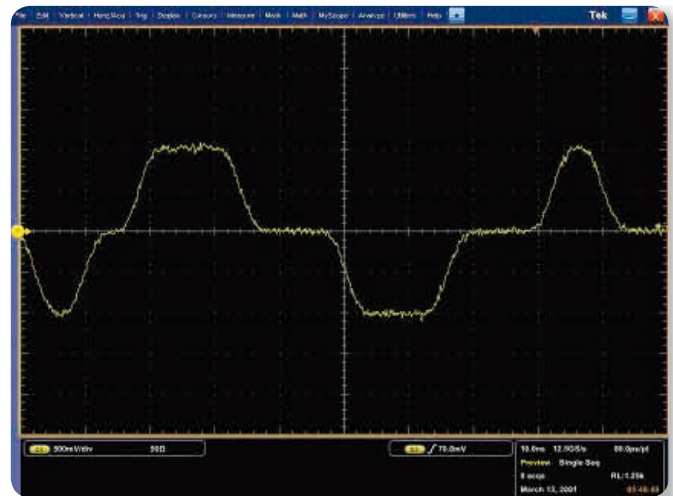
領域	テスト項目	ANSI X3.263	その他の参照箇所
振幅	出力電圧	9.1.2.2	9.1.2.1
	オーバシュート	9.1.3	9.1.2.1
	振幅シンメトリ	9.1.4	9.1.2.1
リターン・ロス	リターン・ロス	9.1.5	9.1.2.1
時間	立上り時間	9.1.6	9.1.2.1
	立下り時間	9.1.6	9.1.2.1
	立上り/立下り時間シンメトリ	9.1.6	9.1.2.1
ジッタ	総伝送ジッタ	9.1.9	IEEE 802.3 の25.4.5
	デューティ・サイクル歪み	9.1.8	9.1.2.1
共通	テンプレート	付録 J	9.1.2.1

振幅に関するテスト

このテストは、ランダム・パケット信号のうち、0VからV_{out}（正および負）に変化するパルスを生成する部分で実行します。信頼性の高い測定を行うために、このテストは、トランジションのないもっとも長いパターンで実行します。規格では、この目的のために112nsのパルス（14ビット・パターン）が定められています。ただし、このようなパターンは簡単には得られません。12ビット・パターン（96nsパルス）も同様に信頼性が高く、テストで多く使用されています。正と負の両方のパルスでテストします。信号を図2に示します。

ANSI 規格の付録Jでは、ピーク出力電圧を、オーバシュートを除く、正の平均および負の平均レベルの差動出力電圧として定義しています。オーバシュート、アンダシュートを測定から除外するためには、トランジションの中間点から8ns離れた部分で測定します。すべての波形ポイントの平均値は、以下に示す、移動加算平均と数学的に等価な式で求められます。

$$A_n(i) = A_{n-1}(i) + [X_n(i) - A_{n-1}(i)]/n$$



▶ 図1

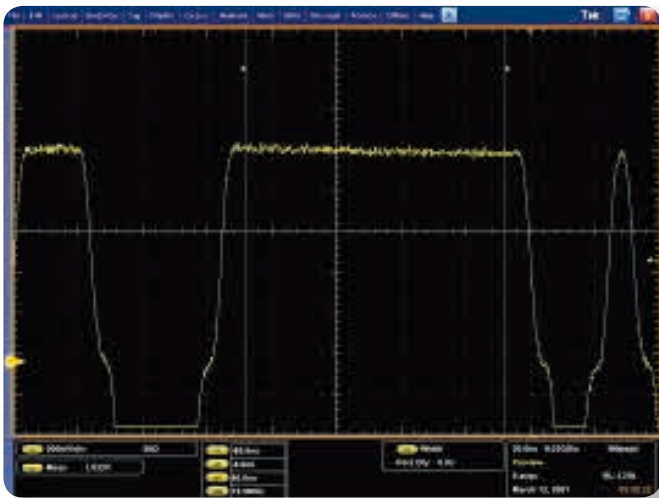


▶ 図2

振幅値は、正と負の両方のパルスについて計算され、制限値と比較されます。V_{out}の値は、この規格で指定されているように950~1050mVでなければなりません。

規格では、波形のオーバシュートを、V_{out}を超える差動振幅に対する割合として定義しています。オーバシュート値について指定された制限値は5%未満でなければなりません。

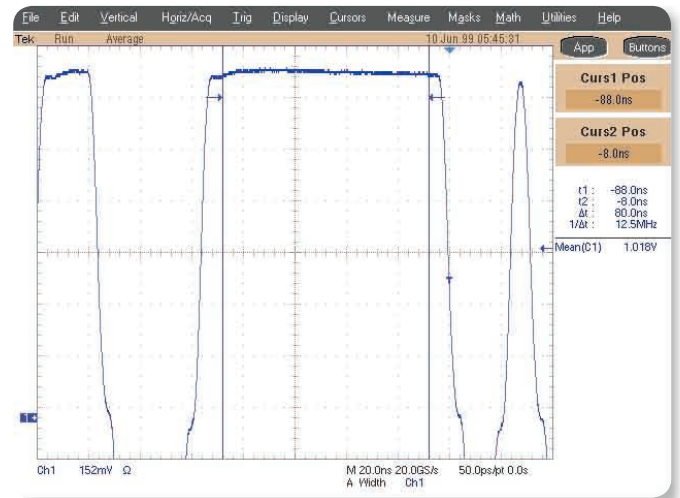
信号振幅を対称にするために、+V_{out}値と-V_{out}値の比が計算されます。規格で定義されているように、この値は0.98~1.02でなければなりません。



▶ 図3

マージンが±5%未満と厳しい値で定義されていますので、測定が正確で、アキュジション・エラーが最小限であることが重要です。この測定では、接続とオシロスコープの測定システムに注意しなければなりません。V_{p-p}の電圧レベルでは、オシロスコープのゲイン確度が1%の場合でも、最大で20mVのエラーが発生します。図3および図4で、各伝送レベルのダイナミック・レンジ全体を使用してテストした場合の利点を説明します。

この場合は、エラーが5mV小さくなります（1.018Vに対して1.023V）。マージンがわずか100mVの場合には、これがパス、フェイルを左右することがあります。



▶ 図4

差動プローブのDCオフセットを正しく補正しないと、このエラーが積み重なり、規格によって定義されている±50mVのマージンと比較して大きな数値になることがあります。DCオフセットが原因で発生する測定エラーについては、次の例で説明できます。

$$\text{DCオフセット} = 15\text{mV}, +V_{\text{out}} = 1001\text{mV}, -V_{\text{out}} = -1002\text{mV}$$

テクトロニクス製の差動プローブ（TDPシリーズ）にはオートゼロ機能があり、プローブの信号パスに含まれるDCオフセットを自動的にキャンセルすることができます。

テスト項目	DCオフセット補正なし 値	結果	DCオフセット補正後 値	結果
+出力電圧	+1016mV	パス	+1001mV	パス
-出力電圧	-987mV	パス	-1002mV	パス
シンメトリ	1.028	フェイル	0.99	パス

アプリケーション・ノート

したがって、測定は、オシロスコープで適切な信号パス補正を行い、キャリブレーションを行った後に実行することが非常に重要です。被測定ポートとプローブ間の接続距離についても考慮する必要があり、物理的に可能な限り短くする必要があります。

リターン・ロス・テスト

リターン・ロス・テストは、伝送システム性能の指標となります。規格では、入射信号を基準にした、反射信号の最小の減衰量を定義しています。

インターオペラビリティ（相互接続性）を確保するため、規格では、リターン・ロスをテストするケーブル・システムのインピーダンスも $100\Omega + 15\%$ と指定されています。したがって、85、100、および 115Ω のインピーダンス・レンジでテストを実行する必要があります。

テストは、伝送ペアだけではなく、受信ペアについても実行します。装置は、アイドル状態またはライン停止状態でスクランブル信号を送送するように設定します。図5のディスプレイ上の波形は、100Base-TX伝送ペアの3つのプロット（85/100/115 Ω ）を示しています。



▶ 図5



▶ 図6

時間ドメイン・テスト

このテストの参照波形は、信号の立上りおよび立下り時間がシンボル間干渉から受ける影響が最小限になるように注意して選択しなければなりません。したがって、ベースライン電圧で2つ以上の連続したシンボルが前後にある最長のパルスを選択することが重要です。

したがって、ランダム・パケット信号の0Vから V_{out} に変化するパルスを生成する部分で、10ビット以上はトランジションがなく、ベースライン電圧で2つ以上のシンボルが前後にある箇所でテストを行います。時間が80ns（10ビット×8ns）の正と負の両方のパルスについて考えます。

信号を図6に示します。

信号は、ベースライン電圧から $+V_{out}$ または $-V_{out}$ に変化するときに「立上り」と呼ばれます。同様に、 $+V_{out}$ または $-V_{out}$ からベースライン電圧に変化するときに「立下り」と呼ばれます。立上りおよび立下り時間は、ベースラインから V_{out} へのトランジションの10~90%の間で測定します。

立上りおよび立下り時間は3~5nsでなければなりません。規格では、測定したすべての立上り時間と立下り時間の最大値と最小値の差が500ps未満でなければなりません。

立下り時間と立上り時間を正しく測定するには、2つの要素が非常に重要です。エラーを最小限に抑えて立下り時間を測定するためには、オシロスコープに十分な帯域幅が必要です。次の表は、オシロスコープの帯域幅が大きくなるにしたがってエラーが減少することを示しています。

信号の立上り時間	オシロスコープが持つ立上り時間	オシロスコープの帯域幅	測定エラー
3ns	1ns	400MHz	約5%
3ns	420ps	1GHz	約1%

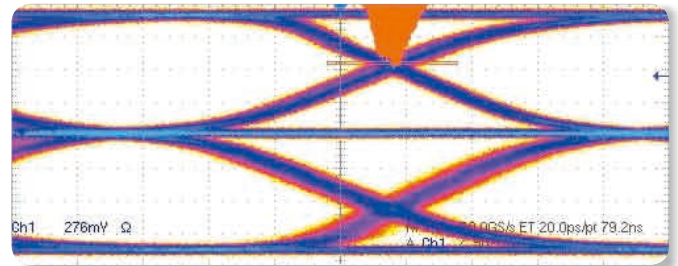
もう1つの重要な要素は、サンプル・レートです。サンプル・レートは、立上り時間と立下り時間の差を検証する場合に非常に重要になります。500psでパス/フェイルを確定する場合、信頼性の高い結果を得るためにサンプル・レートは5GS/s以上でなければなりません。

ジッタ・テスト

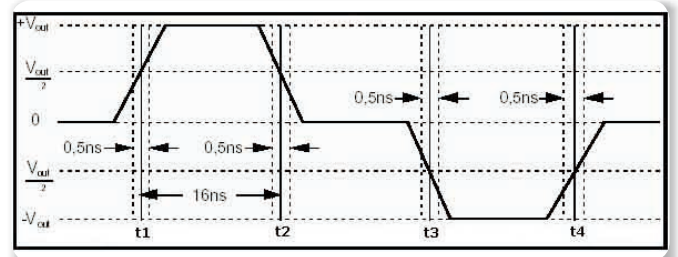
伝送ジッタの原因には、デューティ・サイクル歪みやベースライン・ワンダなどがあります。ピーク・ツー・ピーク・ジッタは、スクランブルされたアイドル状態またはライン停止状態で測定します。

ジッタ・テストのもっとも一般的な方法では、累積されたゼロ・クロス・ポイントの幅を測定します。多くの場合、無限パースタンス・モードを使用して、特定の「ヒット」数が測定されるまでポイントを累積します。分布ヒストグラムが作成され、ヒストグラム・データの最小値と最大値からピーク・ツー・ピークを測定します。

3レベルの信号のため、上下両方のクロスオーバーでピーク・ツー・ピーク・ジッタを測定し、その2つのワーストケース値を確認することが非常に重要です。1つのクロスオーバーだけにもとづいてピーク・ツー・ピーク・ジッタを確認すると、正しい結果が得られないことがあります。場合によっては、図7に示すように間違った結果になることもあります。



▶ 図7



▶ 図8

デューティ・サイクル歪みテスト

デューティ・サイクル歪み (DCD) を測定するためには、指定されたクロック類似のパターン (0-1-0-1-0-1-0-1など) を使用してシステムを駆動する必要があります。パターンを選択する場合は、測定に影響を与える可能性があるシンボル間干渉を最小限に抑えることも重要です。

これらの理由により、ベースライン電圧で2つ以上の連続したシンボルを前後に持つ0-1-0-1-0-1-0-1のNRZビット・シーケンスによって生成された、4つの連続したMLT-3トランジションがある信号の部分でDCDを測定します。

信号を図8に示します。

正極と負極のMLT-3パルス幅は16nsです。規格では、16ns間隔の理想的なタイミング・エッジからの50%交差時間の偏差は±0.25nsを超えてはなりません。

この値は、ピーク・ツー・ピークの仕様から簡単に確認することができます。50%の交差ポイントにおける時間 t_n (Ethernetの仕様の図25.1.3-1を参照) から T_x の最大値を計算します。

$$T_1 = t_2 - t_1 - 16\text{ns}$$

$$T_2 = t_3 - t_2 - 16\text{ns}$$

$$T_3 = t_4 - t_3 - 16\text{ns}$$

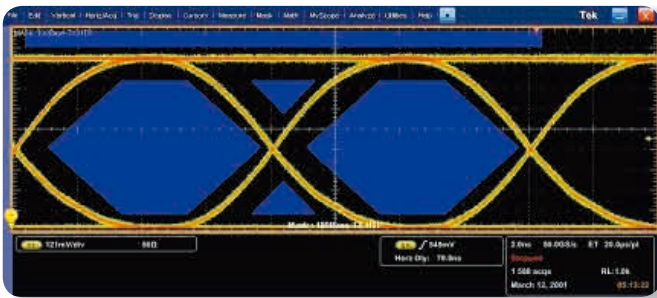
$$T_4 = t_3 - t_1 - 32\text{ns}$$

$$T_5 = t_4 - t_2 - 32\text{ns}$$

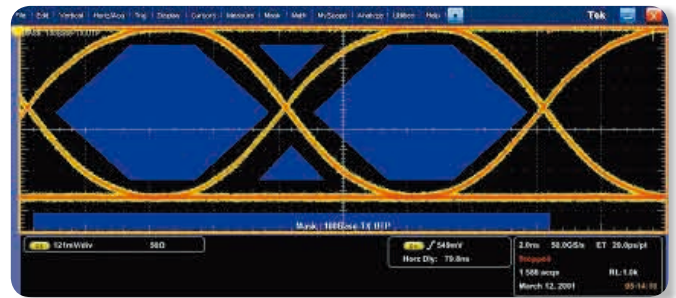
$$T_6 = t_4 - t_1 - 48\text{ns}$$

T_x の最大値はピーク・ツー・ピークDCDであり、テストをパスするには0.5nsを超えてはなりません。

スクランブルされたランダム・テスト・パターンには、通常は0-1-0-1-0-1-0-1のパターンが含まれます。これがランダム・パケットにない場合は、トラフィック・ジェネレータを使用できます。そのような場合には、スクランブラをオフにして、必要なパターンを送信する必要があります。



▶ 図9



▶ 図10

AOIテンプレート・テスト

伝送された信号が規格の要件を満たしているかどうかを迅速に確認する場合、マスク・テストが使用されます。このテストは、スクランブルされたライン停止状態で実行します。

100Base-TXでは、オーバシュート、ジッタ、異常な立上り時間および立下り時間などの信号の歪みによってマスク・テストがフェイルするように、AOIテンプレート・マスクが定義されています。付録Jの様式では、マスクの構造について5%の公差も許容しています。

このアプリケーション・ノートで前述したダイナミック・レンジの問題も、このテストに影響を与えることを認識しておく必要があります。信号とマスクを垂直スケールに沿って2倍増幅すると、表示分解能も2倍になることにも注意してください。したがって、図9と図10に示すように、正と負について個別にマスク・テストを実行する方が信頼性は高くなります。

テストの準備

これまでに説明したすべてのテストを実行するためには、デジタル・オシロスコープ、差動プローブ、テスト・フィクスチャが必要です。ランダム・テスト・パケットを伝送するために被測定ポートを設定する場合、ソフトウェア・ツールが必要になることもあります。

a. デジタル・オシロスコープ：デジタル・オシロスコープの立上り時間、サンプル・レート、およびアキュイジション技術を考慮する必要があります。前述のように、測定システム(プローブの先端まで)の立上り時間が約400psであることが重要です。これにより測定エラーが最小限に抑えられ、正確かつ信頼性の高いテスト結果が得られます。

また、デューティ・サイクル歪みテストのテスト限界値と立上り/立下り時間の対称性テストには、高いサンプル・レートが必要になります。これらの測定に必要な解像度を得るためには、5GS/sを超えるサンプル・レートが必須です。

このようなアプリケーションには、帯域幅1GHz、立上り時間420ps(プローブの先端で)、サンプル・レート10GS/sのDP07000シリーズ・オシロスコープが適しています。

b. 差動プローブ：100Base-TXは差動伝送システムです。2本のシングルエンド・プローブを使用して測定を行うには、2本間の正確なデスキューを行い、正しい組合せで使用することが必要です。これを怠ると測定値が不正確になり、間違ったテスト結果となります。

当社は、帯域幅1GHzのTDP1500型、3.5GHzのTDP3500型など、100Base-TXテストのニーズを満たすさまざまな差動プローブを用意しています。また、リターン・ロス・テストを実行するには、2本の差動プローブが必要です。

c. 任意波形ジェネレータ：任意波形ジェネレータ(AWG)はリターン・ロス・テストに使用され、コモン・モード・リジェクション・テストにも使用されます。AWGは、100Base-Tなどのその他のEthernet規格のいくつかのテストにも使用されます。サンプル・レート250MS/s以上のAWGはリターン・ロス・テストに理想的です。

d. テスト・フィクスチャ：規格では、テストを実行するためのフィクスチャの要件について記述しています。フィクスチャの品質が、テストの信頼性に直接影響を与えることを認識しておく必要があります。テクトロニクスのTF-GBE-BTP 1000/100/10BASE-TベーシックEthernetテスト・パッケージは、物理層のテストに適しています。クロストークやその他の影響を最小限に抑えるためには、フィクスチャ、プローブの接続に十分注意し、被測定ポートとプローブ接続ポイント間を2.5cm(1インチ)以下に抑えることが非常に重要です。

要約すると、立上り時間400ps以下(帯域幅1GHz以上)、サンプル・レート5GS/s以上のデジタル・オシロスコープを選択します。このオシロスコープを使用する場合、立上り時間400ps以下の差動プローブを必ず使用してください。サンプル・レート250MS/s以上のAWGは、多くのテストに使用できます。プローブ・ポイントとDUTとの距離が最小限になるように適切に設計されたテスト・フィクスチャを使用してください。

スクランブル・ランダム・テスト・パターンの生成

次の2つの方法により、被測定ポートからスクランブル・ランダム・テスト・パターンを生成します。

1) ポート・レジスタの設定

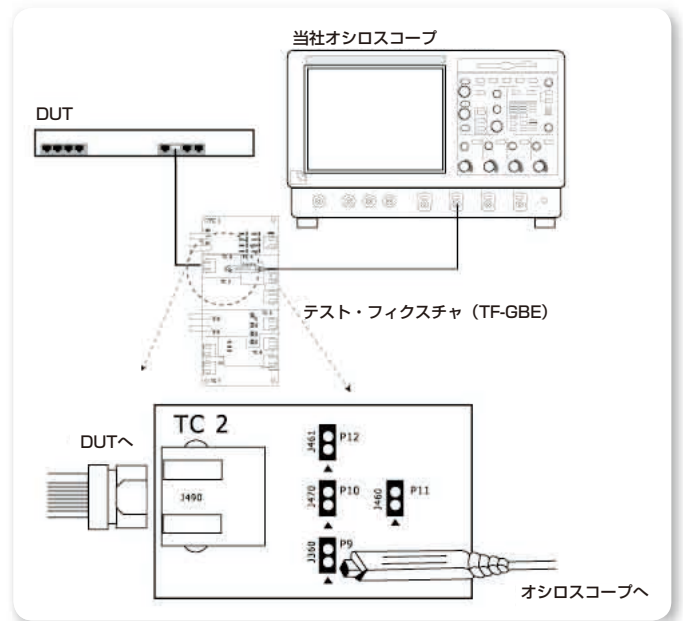
ポート・レジスタは、スクランブル・パターンを送送するためのポートを設定します。レジスタには、シリコン・メーカから入手できる特殊なソフトウェアを使用してアクセスできます。ポート・レジスタへのアクセスの詳細については、シリコン・メーカにお問い合わせください。ランダム・シーケンスを生成するようにポートを設定したら、図11に示すように接続します。

2) リンク・パートナの使用

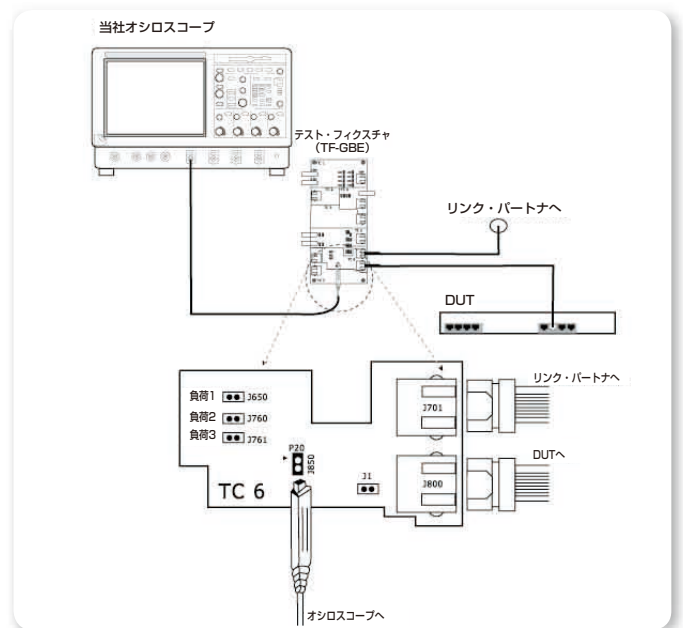
100Base-TXの実装では、リンクを検出すると、スクランブルされたアイドル・ランダム・シーケンスが送信されます。被測定ポートを別の100Base-TXデバイス（リンク・パートナと呼ばれる）に接続すると、シーケンスの生成が開始されます。

リンク・パートナとして、コンピュータ、ハブ、またはトラフィック・ジェネレータなどがあります。オシロスコープのEthernetポートを100Mbpsに設定し、自動ネゴシエーションをオフにすることにより、リンク・パートナとして使用することもできます。

接続方法は図12に示します。



▶ 図11



▶ 図12

アプリケーション・ノート

3) リターン・ロス・テストの設定

このテストでは、スクランブル・シーケンスを生成するようにポートを設定します。テストの設定について図13で説明します。

テストの実行

通常のテスト・プロセスは、基本的に次の4つのステップで構成されます。

- オシロスコープの設定の呼び出し
- テストと関連する測定の実行
- ディスプレイ上の波形のエクスポート
- 結果の文書化

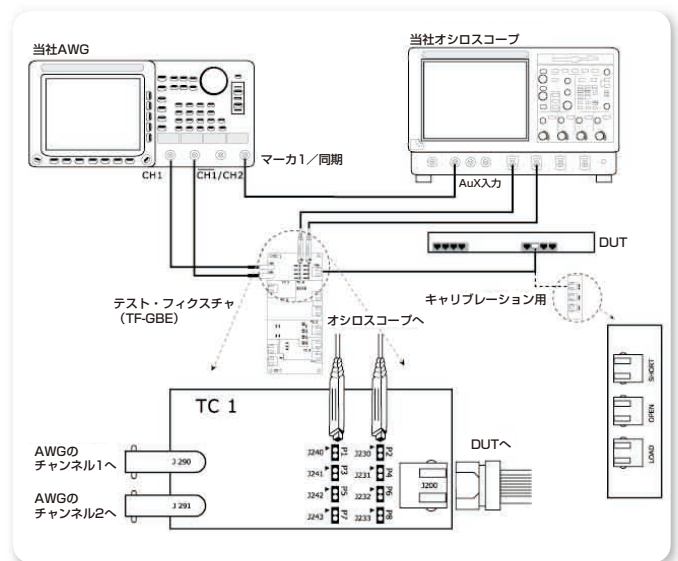
ここでの問題は、正方向のパルスと負方向のパルスの両方についてMLT3信号を評価する必要があることです。

- 正、負両方のパルスでテストしなければならないので、各信号動作について実行する必要があるテストの数はほぼ2倍になります。したがって、正方向のパルスと負方向のパルスには、異なる設定が必要です。
- 正しく定義されたマスク領域でテストする必要があります。人が介入することにより、再現性のない測定や、場合によっては主観的な測定になることがあります。
- ジッタ・テストなどでは、正確な測定を実行するために設定を微調整する必要があります。テストで上下のクロスオーバーでのジッタを測定する必要があり、テストの目的のためにワーストケースを考慮する必要があります。ここでも、人の介入によって生じる主観によって結果の一貫性が失われることがあります。

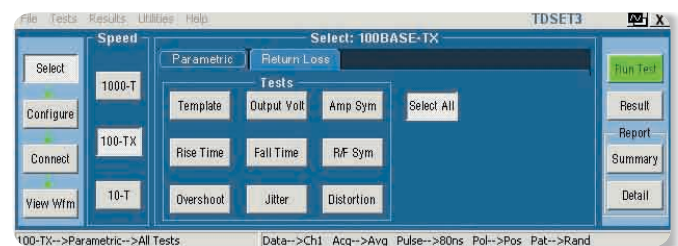
コンプライアンス・テスト・ソフトウェア

10/100/1000Base-T物理層を設計、テストするエンジニアは、完全な検証を社内で行う必要があります。TDSET3イーサネット・コンプライアンス・テスト・ソフトウェアを使用すると、幅広いテストを高い信頼性と効率で実行できます。

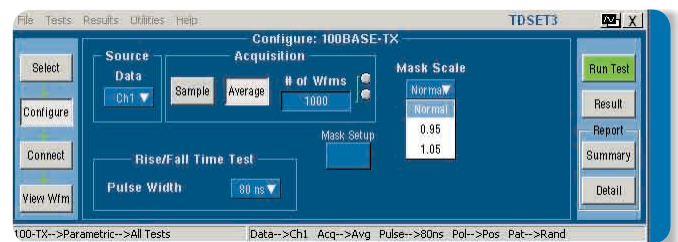
テスト・フィクスチャを使った85/100/115Ωインピーダンスのリターン・ロス・テストを含むテストにより、完全なソリューションが得られます。自動レポート・ジェネレータを使用すると、検証時間は数時間から数分間に短縮されます。TDSET3では、10Base-Tのテストと1000Base-T物理層テストも実行できます。



▶ 図13



▶ 図14



▶ 図15

TDSET3を使用したテストの実行

[Select All] ボタンをクリックしてテスト項目全てを選択し、[Run Test] ボタンを押すだけで、すべてのテストを実行できます。リターン・ロス・テストは、[Return Loss] タブを押して実行します。

TDSET3では、0.95および1.05のマスクのスケージングなど、規格にしたがったテストが実行できます。また、柔軟なテスト設定と卓越した操作性を提供します。

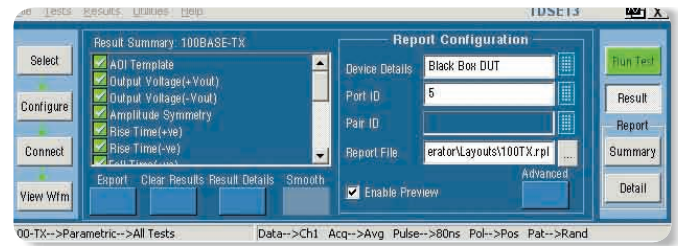
[Run Test] ボタンを押すとテスト・プロセスが開始され、すべてのテストを実行した後、図16のように結果が表示されます。[Result Details] ボタンを押すと、限界値と測定値に関する詳細情報も得られます。

レポートは、ボタンを押すだけで瞬時に生成されます。このレポートは、pdfファイルやrtfファイルの一般的な形式に簡単に交換できます。

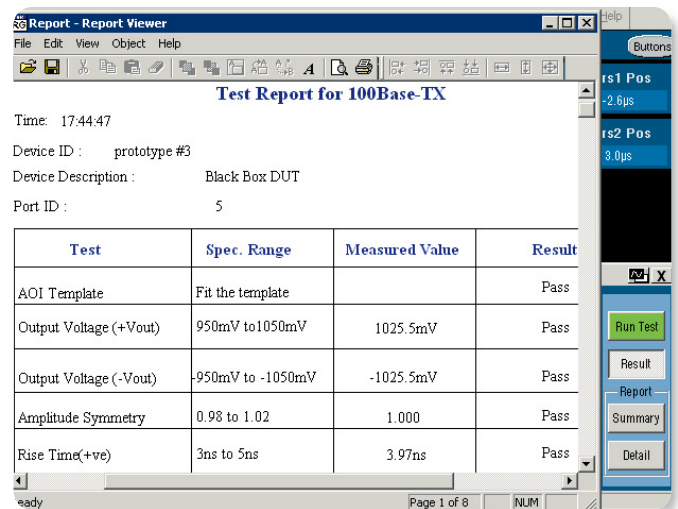
[Summary] ボタンを押すと、CSV(コンマ区切り)形式でレポートを文書化することもできます。複数のポートをテストし、結果を文書化して整理するのに非常に有効です。csv形式を使用すると、Microsoft Excelやその他の一般的なツールで簡単に文書化できます。

利点：

TDSET3イーサネット・コンプライアンス・テスト・ソフトウェアを使用すると、検証サイクルが数時間から数分間に短縮されます。オシロスコープを利用した革新的なリターン・ロス・テストにより、設備の有効利用が可能になります。85/100/115Ωインピーダンスのプロット、パス/フェイル・テスト、および自動レポート・ジェネレータとの統合により、リターン・ロス・テストを迅速に、かつ高い信頼性で実行できます。



▶ 図16



▶ 図17

まとめ

イーサネット物理層を製品上で設計または検証するエンジニアは、幅広いテストを迅速に、高い信頼性で、効率よく実行する必要があります。

マルチレベル信号での数多くのテストの実行は、テスト技術者にとって困難な問題です。マージンが厳しいため、慎重に測定し、エラーの原因を完全に理解する必要があります。

TDSET3を使用すると、幅広いテストを迅速に、かつ高い信頼性で実行することによって効率が向上します。オシロスコープを利用した革新的なリターン・ロス・テストは、設備を有効に利用し、85/100/115Ωインピーダンスのテストを実行する上で役立ちます。

参考文献

- 1) ANSI X3.263 : FDDI – Token Ring Twisted Pair Physical Layer Medium dependent.
- 2) Tektronix DPO7000シリーズ・ユーザ・マニュアル：付録A – 仕様
- 3) Tektronix入門書 – Understanding Key High-Performance Oscilloscope Specifications. 2002

Tektronix お問い合わせ先：

日本
お客様コールセンター
0120-441-046

地域拠点

米国 1-800-426-2200
中南米 52-55-54247900
東南アジア諸国/豪州 65-6356-3900
中国 86-10-6235-1230
インド 91-80-42922600
欧州/中近東/北アフリカ 41-52-675-3777
他 30 カ国
Updated 9 October 2009

詳細について

当社は、最先端テクノロジーに携わるエンジニアのために、資料を用意しています。当社ホームページ (www.tektronix.com/ja) をご参照ください。



TEKTRONIXおよびTEKは、Tektronix, Inc. の登録商標です。記載された商品名はすべて各社の商標あるいは登録商標です。

02/11

61Z-17381-3



〒108-6106 東京都港区港南2-15-2 品川インターシティ B棟6階
ヨッ良い オシロ
デクトロニクス お客様コールセンター TEL:0120-441-046
電話受付時間/ 9:00~12:00・13:00~19:00 (土・日・祝・弊社休業日を除く)

www.tektronix.com/ja

■ 記載内容は予告なく変更することがありますので、あらかじめご了承ください。
© Tektronix